

文章编号:1007-2780(2013)03-0398-05

分时驱动式 LED 显示屏图像串扰的解决方法

向健勇, 戚 勇, 苟 超

(西安电子科技大学 技术物理学院, 陕西 西安 710071, E-mail: xmzh@mail.xidian.edu.cn)

摘 要: 分时驱动式 LED 显示技术已经很成熟,但是由于高频硬件电路运行时会在电路板级产生寄生元件,导致显示图像发生串扰。文章分析了实际电路中产生寄生电容的原因,采用稳压电路消除行间寄生电容,并基于 FPGA 设计了输出两态的列驱动电路。实验结果表明,相比于传统的分时驱动式 LED 能够彻底消除图像串扰现象。

关 键 词: LED 显示屏;分时驱动;寄生电容;图像串扰

中图分类号: TN919.8 **文献标识码:** A **DOI:** 10.3788/YJYXS20132803.0398

Solution of Image Crosstalk Time-Sharing Driver LED Display

XIANG Jian-yong, QI Yong, GOU Chao

(School of Technical Physics, Xidian University, Xi'an 710071, China, E-mail: xmzh@mail.xidian.edu.cn)

Abstract: The technology of time-sharing driver type LED has become very mature, but parasitic element will be produced in the circuit board level during the operation of the high frequency hardware circuit, which leads to picture crosstalk. The reasons of the parasitic capacitance in the actual circuit are analysed, then the voltage regulator circuit is adopted to eliminate the inter-row parasitic capacitance, and column driver circuit with two state gate output is designed based on FPGA. The experimental result shows that the method proposed can eliminate the image crosstalk phenomenon completely compared with the traditional time-sharing driver type LED.

Key words: LED display; time-sharing driver; parasitic capacitance; image crosstalk

1 引 言

LED 显示屏(LED display)是 LED 点阵显示控制系统,随着 LED 技术的发展而越来越成熟。由于 LED 具有亮度高、功耗小、寿命长、性能稳定等一系列优点,LED 显示屏逐渐成为平板显示的主流产品之一。LED 显示屏主要分为静态驱动和分时驱动两种,分时驱动相比于静态驱动能够大量减少驱动元件,节约成本^[1]。但是传统的分时驱动控制系统还存在缺陷,在显示图像时,黑色边缘会产生干扰亮点,并遵循一定的规律。经过

分析,这种现象主要是由于分时复用电路导致行间串扰,在高速复用时电路中存在大量的寄生电容^[2],该电容对电路中的信号产生了干扰。LED 显示屏电路布局密度大,在高频工作时就产生了寄生电容,由于电容的非瞬态充放电特性,导致信号延迟,从而影响画面正常显示。

本文对实际电路中寄生电容进行了实验分析,并利用稳压电路的直流特性来提高寄生电容的瞬态放电能力。采用 FPGA 模拟的两态门替代传统的 od 门驱动电路,解决稳压电路引入的负面问题,最后设计电路,得到了理想的实验效果。

收稿日期: 2012-12-25; 修订日期: 2013-01-21

作者简介: 向健勇(1964—),男,广西南宁人,硕士,副教授,主要从事 LED 显示屏及其应用方面的研究。

2 分时驱动引起的行间串扰

LED 显示屏分时驱动电路是规则的阵列排布,主要由 3 部分组成:行选择电路(Row Selection Circuit)、LED 点阵和列控制电路(Column Control Circuit),如图 1 所示。行选择电路采用译码器分时选通一行,选中行作为正向 LED 驱动源,其余行断开,列控制电路将存储的二进制图像信息转换成 od 门电路的通断,从而相应的 LED 点阵亮暗形成画面^[3]。

点阵 LED 采用正交式分布,LED2_1,LED2_2……的阳极连接到同一驱动源,LED2_1,LED1_1……的阴极共用列控制电路的输出端,行、列依次级联就形成了 LED 显示屏分时驱动电路的基本结构。顾名思义,分时驱动即 Row_2,Row_1……分时作为驱动源,保证 Row 切换频率足够大,间隔扫描每一行而不引起闪烁感^[4],类似 CRT 显示原理。

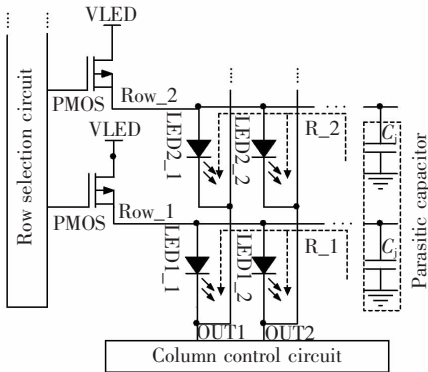


图 1 分时驱动式 LED 显示屏工作原理以及等效寄生电容示意图
Fig. 1 Schematic of time-sharing drive type LED display and equivalent parasitic capacitance schematic

LED 分时驱动电路布局密度大,在高频环境下工作时容易受到寄生电容影响^[5],导致严重的行间串扰。寄生电容大量集中于布线紧密的行驱动电路端,如图 1 中 C_j 所示。由于电容的非瞬态充放电特性,在频繁切换行电路时不能彻底将驱动源截止,寄生电容充当了下一时刻的瞬间驱动源。

当行选择电路由 Row_1 切换至 Row_2 时,Row_1 截止,Row_2 导通。此时如果列控制电路输出端 OUT1 为低,则 LED2_1 点亮,LED1_1 熄灭。寄生电容 C_j 在 Row_1 截止瞬间还存在残留

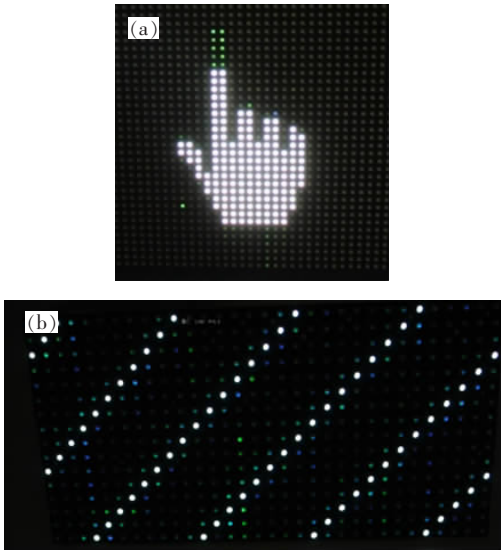


图 2 (a)64×64 LED 单元板显示“鼠标手”画面;(b)32×16 LED 单元板显示亮斜线。
Fig. 2 (a) 64 × 64 LED cell board shows “the mouse hand”, (b) 32 × 16 LED cell board displays slant line.

电压,残留电荷通过 R_1 回路流经 LED1_1 释放,LED1_1 被点亮。寄生电容 C_j 通过残留电荷致使不该工作的 LED 产生微弱的发光,反应到显示屏上时,图像边缘会有明显的无关亮点。如图 2(a)所示,在移动“鼠标手”时,LED 显示屏上形成了一条长长的“拖尾”, (b) 图的亮斜线周围有许多微弱的亮点。

3 寄生电容的消除

电容是储能元件,由于功率不能无穷大,所以能量无法突变,电荷释放需要时间。在实际的分时驱动式 LED 显示电路中,电路板级平行走线分布过密^[6],以及大量的 LED 单元和晶体管器件自身的结电容^[7]都是形成寄生电容的主要原因。为了消除寄生电容影响,本文采用了稳压电路,利用等电势直流放电原理将寄生电容电荷迅速释放到地,而不再流经 LED。

在行选择电路切换时,如果能够保证截止后的行驱动电路端寄生电容电势低于 LED 的开启电压,那么寄生电容就无法驱动 LED。一般的 LED 顺向开启电压在 2.5 V 左右,因此设计如图 3(a)所示的稳压电路,在行切换的瞬间,寄生电容电荷将优先通过稳压电路释放到地。改变分压电

阻的大小可以调整行驱动源在截止时的稳定电势,实际电路中,红色 LED 的开启电压略小,在 2 V 左右,为了避免影响红灯,最终控制行线电势为 1.5~2.0 V。

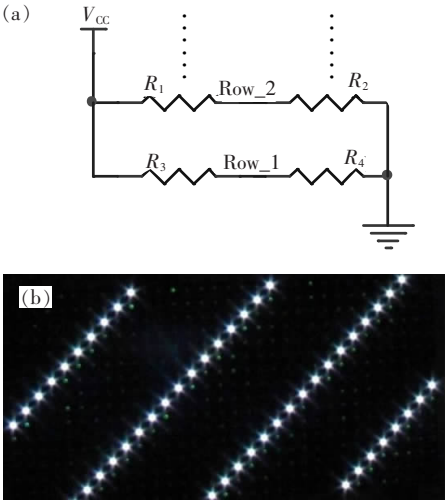


图 3 (a)稳压电路工作原理,(b)32×16 LED 单元板显示亮斜线,采用稳压电路。
Fig. 3 (a)Schematic of voltage regulator circuit,(b)32×16 LED cell board with voltage regulator circuit shows slant line.

如图 3(b)所示,LED 显示屏增加了稳压电路,相比于图 2(b),错误亮点减少明显,但是没有彻底解决图像边缘错误。事实上,前述分析表明,在行选择电路扫描式切换过程中,寄生电容产生的行间串扰只发生在当前扫描行的物理上行,而图 3(b)所示的当前行下方亮点并不是寄生电容所致。事实上在引入稳压电路后,虽然能够消除行驱动源截止后的寄生电容,但同时也带来了新的问题。

4 改进的列控制电路

4.1 传统 od 门驱动

如图 4(a)所示,传统 LED 显示屏列控制电路采用 od 门作为单列 LED 的阴极端选通控制,它只能输出高阻和低电平两种状态。图像信息转换成二进制后由列控制电路输出,在 OUT 输出端为低电平时导通 LED,相反高阻态关断 LED。

对应图 4(b)所示的信号时序波形,当 Row_2 作为当前行驱动源时,列控制电路选通 od 门电路(OUT1 ON),此时 Row_2 上的 LED2_1 点亮,并

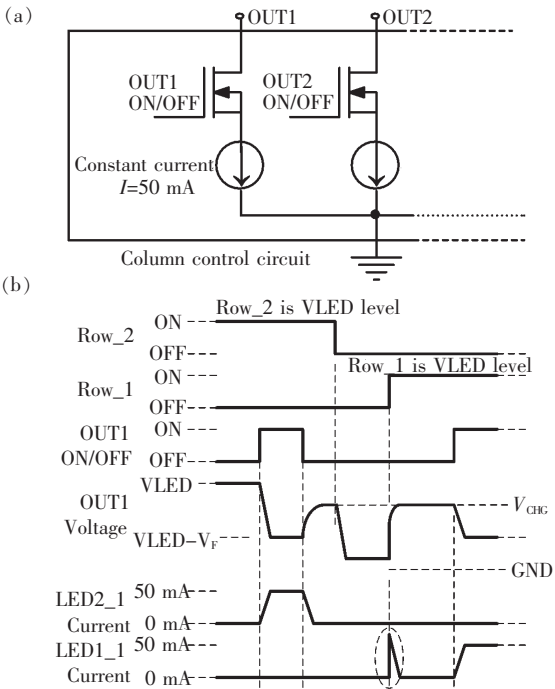


图 4 (a)传统 LED 显示屏列控制电路工作原理,(b)电路信号时序波形图。
Fig. 4 (a) Schematic of traditional LED display column control circuit, (b) Circuit signal timing oscillograph.

且由 50 mA 的恒流源驱动,稳定后,实验测得输出端 OUT1 电压近似为 $V_{LED} - V_F$ (V_F :LED 正常工作时两端的顺向电压)。在 od 门截止后(OUT1 OFF),行驱动电路继续工作,而此时的 od 门输出高阻,测得当前 OUT1 电压为 V_{CHG} ,即行电压通过 LED2_1 将 OUT1 电势拉高。在 Row_2 切换至 Row_1 时,由于稳压电路将行电压限制在 2 V 以下,低于 V_{CHG} 值,输出端 OUT1 为了维持电势平衡,电势降低,实验侧得该值大小在 $[V_{CHG}, GND]$ 之间。在 OUT1 维持低电势期间 Row_1 导通,理论上 od 门截止(OUT1 OFF),即 LED1_1 不工作,但由于行线和 OUT1 存在明显的电势差,电流在瞬间会从行驱动端流过 LED1_1 至低电势端,致使 LED 发光,时序图中对应为虚线圈中所示。

4.2 改进的两态门驱动

显然,列控制电路采用传统的 od 门不能解决稳压电路引入的问题,因此本文基于 FPGA 设计了新的列控制电路^[8],它能够输出高电平和低电平两种状态,同时电路设计简单,易于实现。

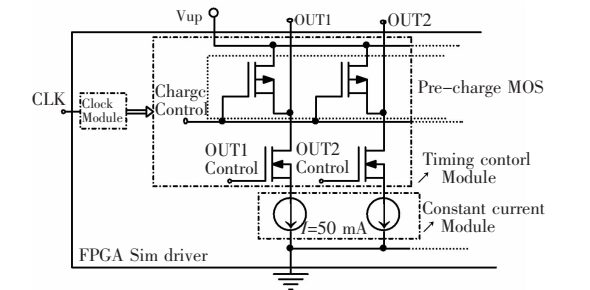


图 5 基于 FPGA 实现的两态门列控制电路工作原理
Fig. 5 Schematic of two-state door column control circuit based on FPGA

如图 5 所示,采用 FPGA 模拟 LED 列控制驱动电路,输出端由两个 MOS 晶体管产生两态输出。FPGA 内部主要分成 3 个模块:时钟模块(Clock Module),用于两态门电路时序产生;时序控制模块(Timing Control Module),控制准确的时序产生两个 MOS 管的开关;恒流源模块(Constant Current Module),用于产生驱动 LED 的恒定电流源^[9]。对比传统列控制电路,本设计将原有的 od 单晶体管电路改为双晶体管模式,在输出端能够产生高电平输出。将增加的 Pre-Charge MOS 管漏极连接至上拉电压作为高电平输出,该电压必须大于 V_{LED} 。

图 6 是采用 FPGA 仿真列控制电路后得到的时序图,对比图 4(b),通过控制 Charge Control 信号,Pre-Charge MOS 管导通后看到列控制电路输出端 OUT1 输出高电平,电压为 V_{up} ,从而同样在 Row_1 选通时,LED1_1 两端不存在电势差,

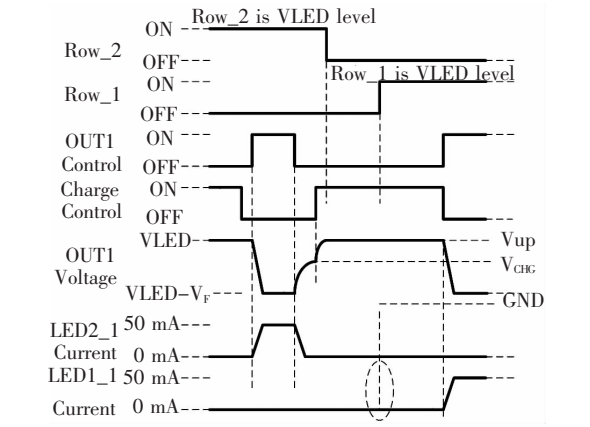


图 6 电路信号时序波形图
Fig. 6 Circuit signal timing oscillograph

电流就不会流经 LED1_1,图中虚线圈中冲激波形消失,LED1_1 不会被点亮。

5 实验结果

在传统 LED 显示屏电路中增加稳压电路,同时采用本文设计的两态门列控制驱动,对于同样的图像输出参数,实验结果如图 6 所示。图 6(a)所示的“鼠标手”周围已经没有了“拖尾”现象,而图 6(b)所示的亮线周围由串扰引起的错误亮点也彻底消失了。

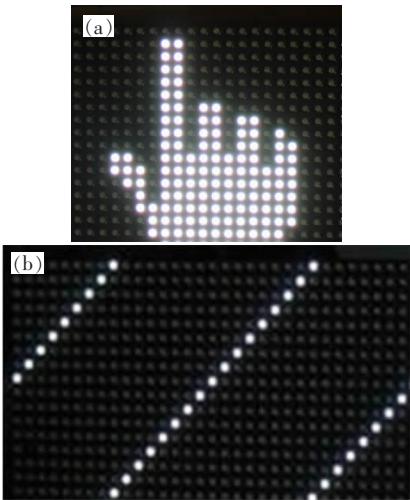


图 6 (a)64×64 LED 单元板显示“鼠标手”画面,(b)32×16 LED 单元板显示亮斜线。
Fig. 6 (a) 64×64 LED cell board shows “the mouse hand”, (b) 32×16 LED cell board displays slant line.

6 结 论

采用稳压电路消除传统 LED 显示屏电路中由于高频工作引起的寄生电容,并且基于 FPGA 模拟实现了两态门列控制电路,相比于传统的列控制电路能够解决稳压电路引入的问题。实验结果证明,该设计适用于现有的分时驱动式 LED 显示技术,对于列控制驱动芯片,可以将本文 FPGA 模拟的电路集成于芯片内,同时在行选择电路中增加稳压电路,这样可以彻底解决 LED 显示图像串扰问题。LED 显示屏的应用范围越来越广^[10-13],而对于显示本身来说,图像质量是显示器追求的目标之一,因此本文的研究结论可以完善现有的 LED 显示技术。

参 考 文 献:

[1] 吴君钦, 苗瑞瑞, 李艳丽. 彩色 LED 屏驱动扫描关键技术研究 [J]. 液晶与显示, 2010, 25(2):253-256.

[2] Mao X K,Chen W. More Precise model for parasitic capacitances in high-frequency transformer [C]//33rd Annual IEEE Power Electronics Specialists Conference,Cairns, Australia;IEEE,2002.

[3] 陈惠明. LED 显示屏的控制技术 [J]. 先进制造与智能控制, 2003, 32(9):107-111.

[4] Svilainis L. LED brightness control for video display application [J]. Displays,2008,29:506-511.

[5] 刘雷波. 信号完整性与 PCB 设计[M]. 北京:电子工业出版社, 2012.

[6] Lan Wei, Frédéric Boeuf. Parasitic capacitances: analytical models and impact on circuit-level performance [J]. IEEE Transactiions on Electron Devices,2011,58(5):1361-1370.

[7] 樊启勇,侯清润. PN 结电容与正向直流偏压的关系 [J]. 物理与工程,2009,19(1):13-16.

[8] 郭宝增, 邓淳苗. 基于 FPGA 的 LED 显示屏控制系统设计 [J]. 液晶与显示, 2010,25(3):424-428.

[9] 李小青,刘克刚,朱秋萍. 用 FPGA 设计大屏幕 LED 显示屏 [J]. 电子技术,2005,(1):12-15.

[10] 张学成. 基于电力线载波模块的 LED 点阵图文显示系统 [J]. 液晶与显示, 2011,26(3):350-353.

[11] 汪岚. 智能 LED 信息显示屏控制系统设计与应用 [J]. 液晶与显示, 2011,26(5):655-659.

[12] 李晓颖,蒋东方,李云娇. 仪器仪表点阵式 LED 显示屏设计 [J]. 液晶与显示,2011,26(6):764-767.

[13] 余文佳, 王瑞光, 宋喜佳. 气象预警信息显示终端设计 [J]. 液晶与显示, 2012,27(5):677-681.



SI 词头

代表的因素	词 头 名 称		符 号		代表的因素	词 头 名 称		符 号
	英 文	中 文				英 文	中 文	
10 ²⁴	yotta	尧[它]	Y		10 ⁻¹	deci	分	d
10 ²¹	zetta	泽[它]	Z		10 ⁻²	centi	厘	c
10 ¹⁸	exa	艾[可萨]	E		10 ⁻³	milli	毫	m
10 ¹⁵	peta	拍[它]	P		10 ⁻⁶	micro	微	μ
10 ¹²	tera	太[拉]	T		10 ⁻⁹	nano	纳[诺]	n
10 ⁹	giga	吉[咖]	G		10 ⁻¹²	pico	皮[可]	p
10 ⁶	mega	兆	M		10 ⁻¹⁵	femto	飞[母托]	f
10 ³	kilo	千	k		10 ⁻¹⁸	atto	阿[托]	a
10 ²	hecto	百	h		10 ⁻²¹	zepto	仄[普托]	z
10 ¹	deca	十	da		10 ⁻²⁴	yocto	幺[科托]	y